



(12) 发明专利

(10) 授权公告号 CN 102610386 B

(45) 授权公告日 2015. 04. 08

(21) 申请号 201210082589. 5

(22) 申请日 2012. 03. 26

(73) 专利权人 大连达利凯普科技有限公司

地址 116600 辽宁省大连市经济技术开发区
哈尔滨路 17 号

(72) 发明人 吴继伟

(74) 专利代理机构 北京凯特来知识产权代理有
限公司 11260

代理人 郑立明 赵镇勇

(51) Int. Cl.

H01G 4/005(2006. 01)

H01G 4/30(2006. 01)

审查员 王雪婷

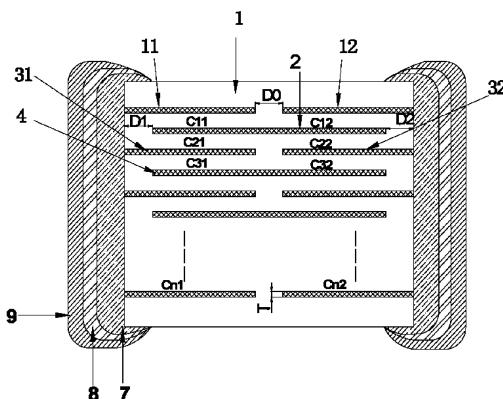
权利要求书1页 说明书3页 附图4页

(54) 发明名称

多层片式瓷介电容器

(57) 摘要

本发明涉及一种多层片式瓷介电容器，由陶瓷体、外部电极及内部电极构成，所说的内部电极按照 1 个内部电极与 2 个内部电极交替层叠在一起，构成一种同一层上 2 个等值的电容串联，然后再与其它层并联的结构：当 n 为奇数时，内部电极 n1、n2 和内部电极 n+1 构成若两个等电容量的电容 Cn1、Cn2，当 n 为偶数时，内部电极 n1 和内部电极 (n+1)1、(n+1)2 构成若两个等电容量的电容 Cn1、Cn2，电容 Cn1、Cn2 相互串联在一起构成 Cn；电容 C1、C2...Cn 并联在一起形成一个多层片式瓷介电容器。整个电容器的内部电极由 1 张印刷图案来实现 2 个等值的电容串联结构的多层片式瓷介电容器，就避免了两块网版制作一个电容会有较大误差，容量分布离散的缺陷，使电容器的成品率大大提高。



1. 一种多层次片式瓷介电容器，由陶瓷体、外部电极及内部电极构成，其特征在于所说的内部电极按照 1 个内部电极与 2 个内部电极交替层叠在一起，构成一种同一层上 2 个等值的电容串联，然后再与其它层并联的结构：当 n 为奇数时，内部电极 n1、n2 和内部电极 n+1 构成若两个等电容量的电容 C_{n1}、C_{n2}，当 n 为偶数时，内部电极 n1 和内部电极 (n+1)1、(n+1)2 构成若两个等电容量的电容 C_{n1}、C_{n2}，电容 C_{n1}、C_{n2} 相互串联在一起构成 C_n；电容 C₁、C₂…C_n 并联在一起形成一个多层次片式瓷介电容器；所述的同一层上 2 个内部电极之间的间距 D₀，该 2 个内部电极到外部电极之间的距离 D₁、D₂ 具有如下关系：D₀ = D₁ = D₂；且所述内部电极的厚度为 7 μm。

2. 根据权利要求 1 所述的多层次片式瓷介电容器，其特征在于，所述的整个电容器的内部电极由 1 张印刷图案来实现，将 2 种图形放在一张印刷图案中，由 1 张网版实现 2 个串联结构：即将 2 个内部电极长度不同的印刷图案组合在一起，一行长电极，与其相邻的是短电极；为了能够将长电极与短电极交替出现在同一个电容器中，在进行叠层时，沿着电容器的宽度方向进行错位；叠完第 1 层后，叠第 2 层时进行错位，此时第 2 层的第 2 行电极恰好移动到第 2 层的第 1 行电极上，这样一层层叠下去，即形成了具有 2 个串联结构的电容器。

多层片式瓷介电容器

技术领域

[0001] 本发明涉及一种多层片式瓷介电容器，特别是多层片式瓷介电容器的内部电极的图形设计。

背景技术

[0002] 多层片式瓷介电容器制造过程如下：将陶瓷粉料与有机粘合剂放入球磨罐中，经过一定时间滚动，形成均匀的陶瓷浆料。然后，将陶瓷浆料流延在聚酯薄膜上，经过干燥，形成陶瓷薄膜。在陶瓷薄膜上通过丝网印刷的方法印刷内电极图形，内电极金属为银、银钯合金、镍及铜等金属，再次进行干燥。将印刷有内部电极的陶瓷薄膜层叠起来，相邻两层电极沿着长度方向错开一段距离，宽度方向对齐，上下各加一个厚度较厚的陶瓷膜作保护膜。将陶瓷块料放入静水压机中，进行热压，使各层之间紧密结合在一起。将热压好的陶瓷块料切割成需要的电容器单体。电容器经过排出有机粘合剂后，进行高温烧结，形成陶瓷。经过倒角，进行外电极涂布，首先粘上银或铜浆，经过高温烧结（800℃左右，低于陶瓷烧成温度），形成外电极，然后电镀镍和锡，形成多层片式瓷介电容器。

[0003] 本发明只涉及内部电极的图形设计。普通多层陶瓷电容器内部电极图形，由许多大小相同的正方形或长方形图形组成。在叠层时，电容器相邻的电极要进行错位，即奇数层电极和偶数层电极要移动一个位移（错位），形成并联结构。

[0004] 当电容器进行层叠时，第二片印刷电极图形的陶瓷膜片，在电容器长度方向移动一个距离，大小为电容器的长度值，这时第二层陶瓷膜片上的电极相对到第一层陶瓷膜片的电极形成错位。

[0005] 但两块网版制作一个电容会有较大误差，容量分布离散，导致电容器的成品率降低，主要由下面原因产生：(1) 两块网的张力不可能完全一样，由于张力不同，印刷图形的形变大小也就不同。在电容器层叠时，导致相邻两层电极对位出现偏差，影响容量大小。(2) 使用两个网来制作一个电容，需要两张网版印刷时的位置对正，不能出现偏差。实际对位时，几乎不可能完全对正。

发明内容

[0006] 针对上述现有技术存在的缺陷和不足之处，本发明提供一种可使成品率大大提高的多层片式瓷介电容器。

[0007] 本发明的目的是这样实现的：多层片式瓷介电容器，由陶瓷体、外部电极及内部电极构成，特点是所说的内部电极按照 1 个内部电极与 2 个内部电极交替层叠在一起，构成一种同一层上 2 个等值的电容串联，然后再与其它层并联的结构：当 n 为奇数时，内部电极 n1、n2 和内部电极 n+1 构成若两个等电容量的电容 C_{n1}、C_{n2}，当 n 为偶数时，内部电极 n1 和内部电极 (n+1)1、(n+1)2 构成若两个等电容量的电容 C_{n1}、C_{n2}，电容 C_{n1}、C_{n2} 相互串联在一起构成 C_n；电容 C₁、C₂...C_n 并联在一起形成一个多层片式瓷介电容器。

[0008] 所说的同一层上 2 个内部电极之间的间距 D₀，该 2 个内部电极到外部电极之间的

距离 D1、D2 具有如下关系 : $D0 \leq D1 = D2$ 。

[0009] 所说的整个电容器的内部电极由 1 张印刷图案来实现, 将 2 种图形放在一张印刷图案中, 由 1 张网版实现 2 个串联结构: 即将 2 种内部电极长度不同的印刷图案组合在一起, 一行长电极, 与其相邻的是短电极; 为了能够将长电极与短电极交替出现在同一个电容器中, 在进行叠层时, 沿着电容器的宽度方向进行错位; 叠完第 1 层后, 叠第 2 层时进行错位, 此时第 2 层的第 2 行电极恰好移动到第 2 层的第 1 行电极上, 这样一层层叠下去, 即形成了具有 2 个串联结构的电容器。

[0010] 本发明的优点是整个电容器的内部电极由 1 张印刷图案来实现 2 个等值的电容串联结构的多层片式瓷介电容器, 就避免了两块网版制作一个电容会有较大误差, 容量分布离散的缺陷, 使电容器的成品率大大提高。

附图说明

- [0011] 图 1 为本发明结构示意图。
- [0012] 图 2 为本发明 2 个等值电容串联电路图。
- [0013] 图 3 为内部电极为长电极的印刷图形。
- [0014] 图 4 为内部电极为短电极的印刷图形。
- [0015] 图 5 为本发明错位叠层示意图。
- [0016] 图 6 为由一张图案实现本发明具有 2 个串联结构电容器的印刷图形。
- [0017] 图 7 为本发明具有 2 个串联结构电容器的电极图案设计图。

具体实施方式

[0018] 下面结合附图对本发明作进一步详述:

[0019] 图 1、图 2 所示, 本发明多层片式瓷介电容器, 由陶瓷体 1、外部电极 7、8、9 及内部电极构成, 内部电极按照 1 个内部电极与 2 个内部电极交替层叠在一起, 构成一种同一层上 2 个等值的电容串联, 然后再与其它层并联的结构: 内部电极 11、12 和内部电极 2 构成 2 个等电容量的电容 C11、C12, 电容 C11、C12 相互串联在一起构成 C1; 内部电极 2 和内部电极 31、32 构成 2 个等电容量的电容 C21、C22, 电容 C21、C22 相互串联在一起构成 C2; 内部电极 31、32 和内部电极 4 构成 2 个等电容量的电容 C31、C32, 电容 C31、C32 相互串联在一起构成 C3...; 当 n 为奇数时, 内部电极 n1、n2 和内部电极 n+1 构成若两个等电容量的电容 Cn1、Cn2, 当 n 为偶数时, 内部电极 n1 和内部电极 (n+1)1、(n+1)2 构成若两个等电容量的电容 Cn1、Cn2, 电容 Cn1、Cn2 相互串联在一起构成 Cn; 电容 C1、C2...Cn 并联在一起形成一个多层次片式瓷介电容器。

[0020] 整个电容器的内部电极由 1 张印刷图案来实现, 将 2 种图形放在 1 张印刷图案中, 由 1 张网版实现 2 个串联结构。其图形设计如图 6, 它是图 3 和图 4 组合在一起, 一行图 3 的长电极, 与其相邻的是图 4 的短电极。为了能够将长电极与短电极交替出现在同一个电容器中, 在进行叠层时, 沿着电容器的宽度方向 (S 方向) 进行错位。叠完第 1 层后, 叠第 2 层时进行错位, 此时第二层的第 2 行 (Line 2) 电极恰好移动到第 1 层的第 1 行 (Line 1) 电极上, 这样一层层叠下去, 即形成了具有 2 个串联结构的电容器。图 5 为本发明错位叠层示意图, 只取叠好两层陶瓷膜片的一行进行展示, C 为宽度方向切割位置的指示线。

[0021] 如图 1 所示,同一层上 2 个内部电极之间的间距 D0,该 2 个内部电极到外部电极之间的距离 D1、D2 具有如下关系 : $D0 \leq D1 = D2$ 。内部电极的厚度 T 为 $0.5 \mu m \sim 7 \mu m$ 。

[0022] 图 7 为发明具有 2 个串联结构电容器的电极图案设计图,如图所示 :

[0023] 电容器生胚料的长为 L,宽为 W;电极行间距分别为 :D 和 d, $D = 2d$;

[0024] 电极列间距为 :E ;

[0025] 电极图案的尺寸设计计算如下 :

[0026] 设 :2 种电极的尺寸分别为,长 L1,宽 W1;长 L2,宽 W2。

[0027] 则有如下关系式 :

[0028] $W = W1+E$ $L1 = L-D$

[0029] $L = L1+D$  $L2 = L-d$

[0030] $L = L2+d$

[0031] 错位大小 = W

[0032] 错位大小 = 电容的宽度 W

[0033] 以上所述,仅为本发明较佳的具体实施方式,但本发明的保护范围并不局限于此,任何熟悉本技术领域的技术人员在本发明揭露的技术范围内,可轻易想到的变化或替换,都应涵盖在本发明的保护范围之内。因此,本发明的保护范围应该以权利要求书的保护范围为准。

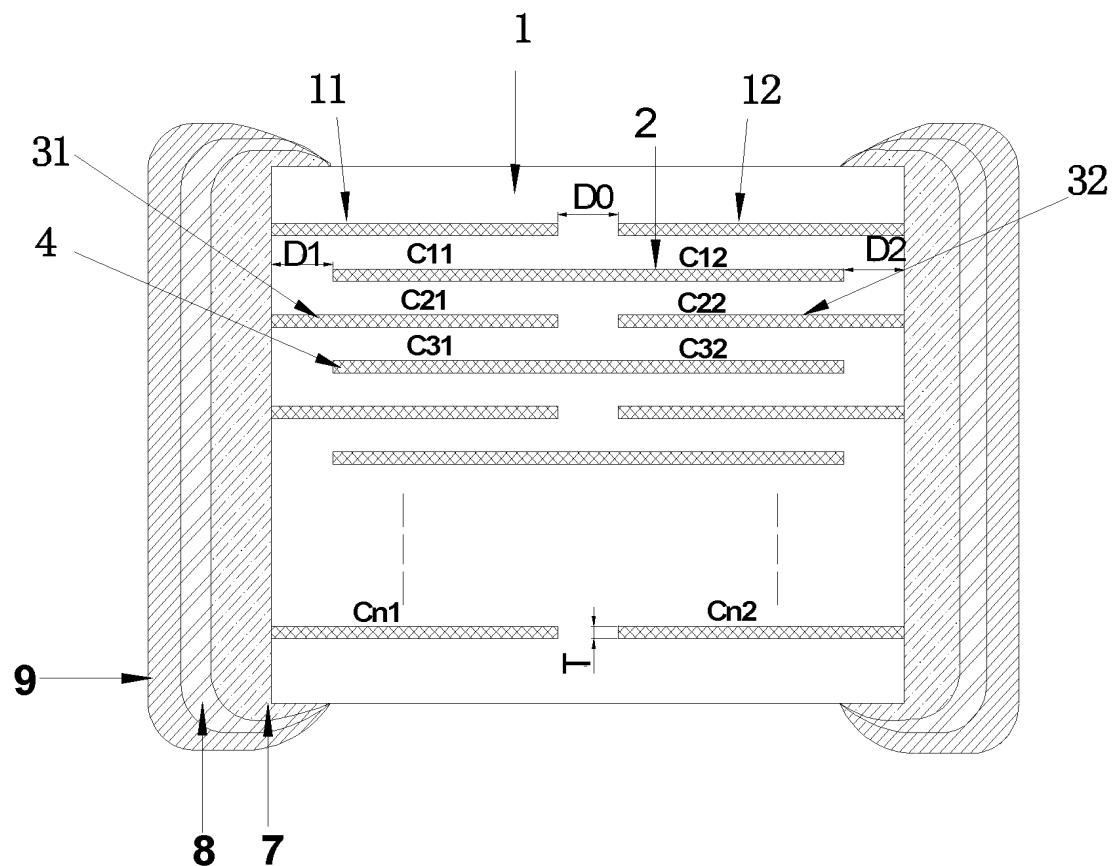


图 1

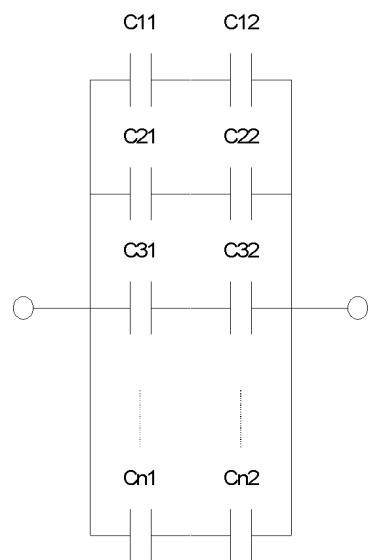


图 2

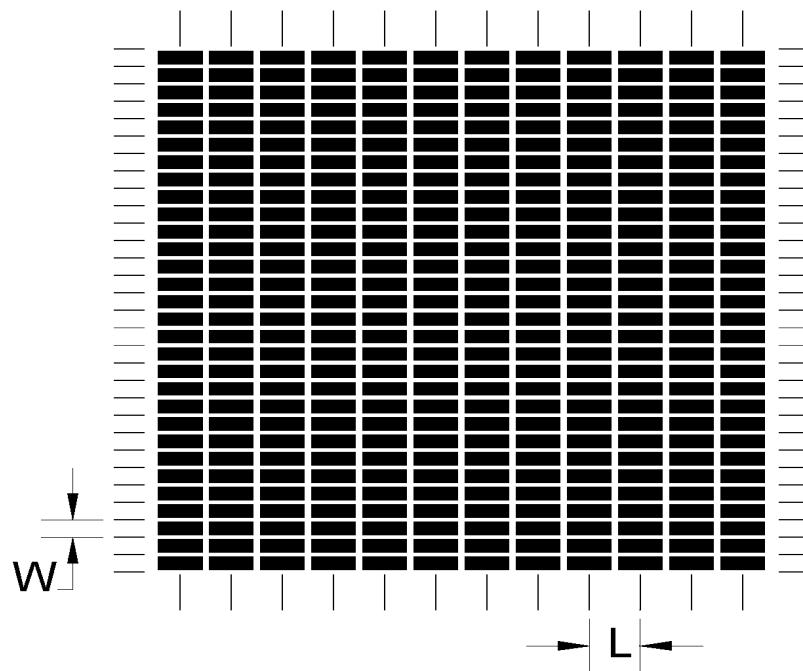


图 3

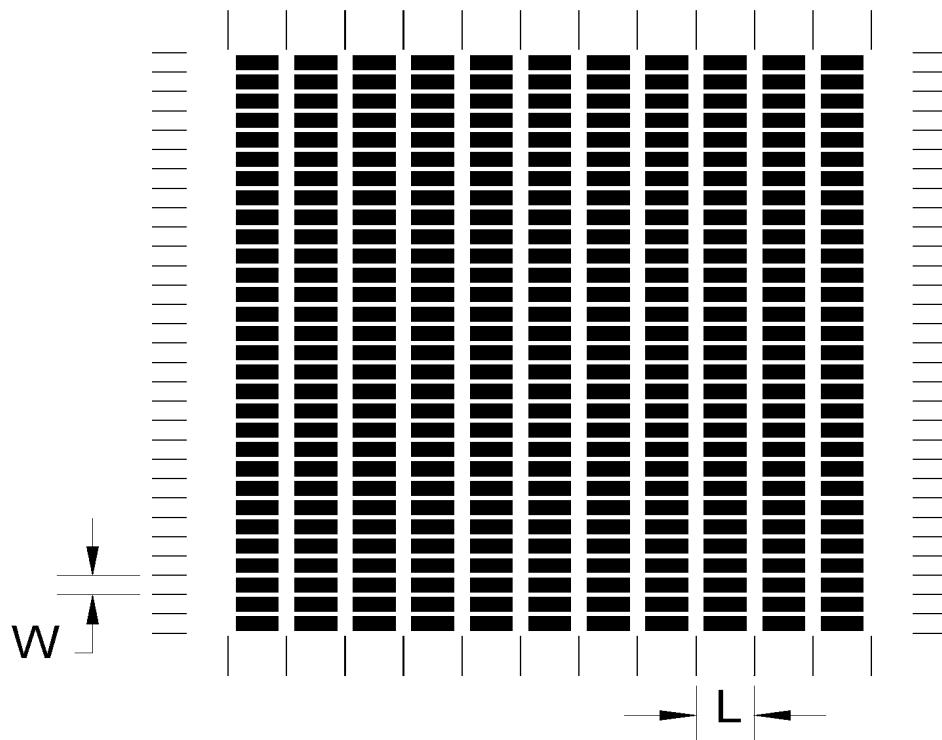


图 4

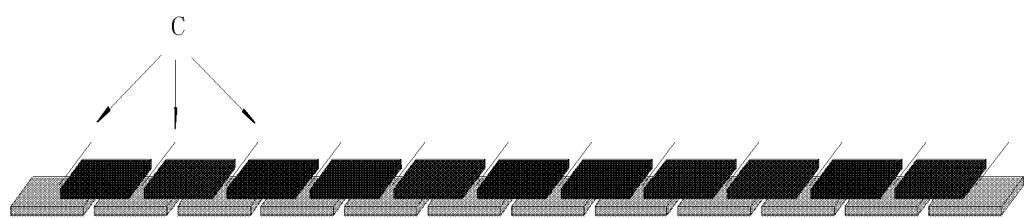


图 5

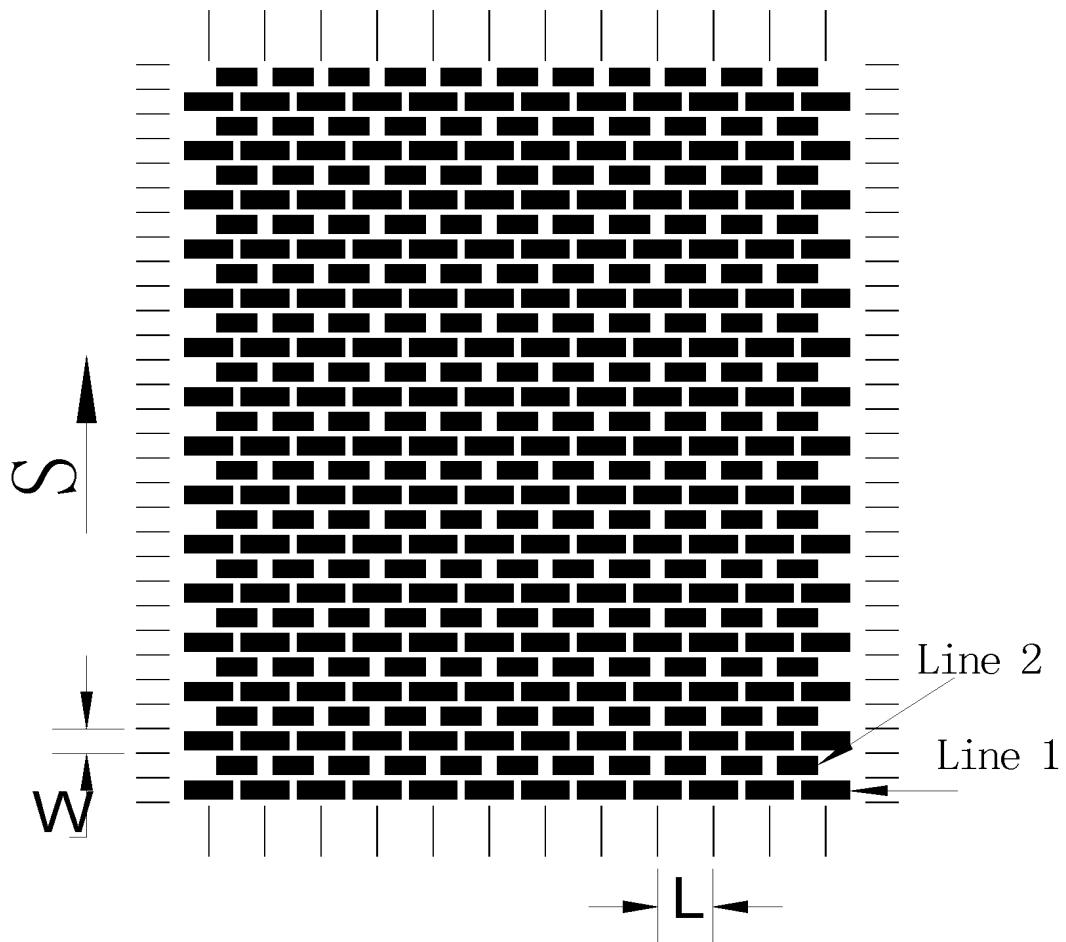


图 6

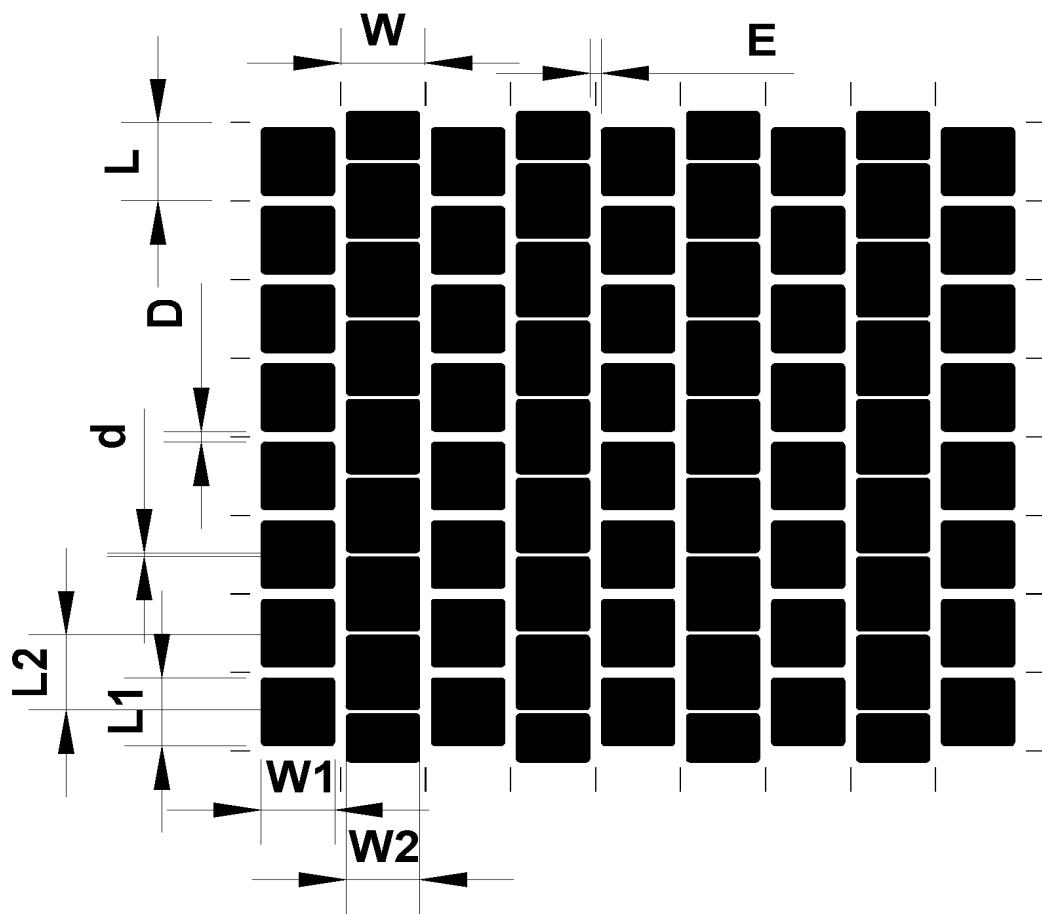


图 7